

GROUP III NITRIDE-BASED SEMICONDUCTOR LIGHT EMITTING DEVICE, ITS FABRICATING METHOD AND LED

Publication number: JP2004014810

Publication date: 2004-01-15

Inventor: UDAGAWA TAKASHI

Applicant: SHOWA DENKO KK

Classification:

- international: H01L33/00; H01L21/205; H01L33/00; H01L21/02;
(IPC1-7): H01L33/00; H01L21/205

- european:

Application number: JP20020166407 20020607

Priority number(s): JP20020166407 20020607

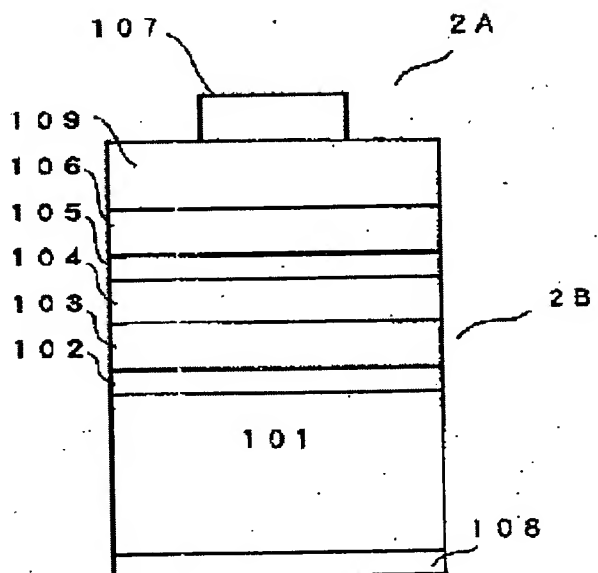
Report a data error here

Abstract of JP2004014810

PROBLEM TO BE SOLVED: To provide an inexpensive group III nitride-based semiconductor light emitting element in which V_{SB} and V_{th} are lowered sufficiently by employing a novel and easy-to-form p-type semiconductor having a sufficiently low resistance in an upper barrier layer.

SOLUTION: The group III nitride-based semiconductor light emitting element has a light emitting part of pn junction double heterostructure obtained by forming a lower barrier layer 104 of n-type group III nitride-based semiconductor, a light emitting layer 105 of III nitride semiconductor, and a p-type upper barrier layer 106 sequentially on a crystal substrate 101. The upper barrier layer is composed of a p-type boron phosphide (BP)-based semiconductor, especially an amorphous boron phosphide-based semiconductor.

COPYRIGHT: (C)2004,JPO



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-14810

(P2004-14810A)

(43) 公開日 平成16年1月15日(2004.1.15)

(51) Int.Cl.⁷H01L 33/00
H01L 21/205

F I

H01L 33/00
H01L 21/205

C

テーマコード(参考)

5F041
5F045

審査請求 未請求 請求項の数 11 O L (全 9 頁)

(21) 出願番号 特願2002-166407(P2002-166407)
(22) 出願日 平成14年6月7日(2002.6.7)(71) 出願人 000002004
昭和電工株式会社
東京都港区芝大門1丁目13番9号
(74) 代理人 100118740
弁理士 柳沼 伸司
(72) 発明者 宇田川 隆
埼玉県秩父市大字下影森1505番地 昭和電工株式会社研究開発センター内
Fターム(参考) 5F041 AA24 AA42 CA04 CA12 CA23
CA25 CA33 CA34 CA40 CA57
CA65 CA77 CA85 CA92 CB36
5F045 AA04 AB14 AB15 AB17 AC01
AC08 AC09 AC12 AC15 AD07
AD12 AD13 AD14 AF03 AF04
AF13 BB16 CA10 CB02 DA53
DA66

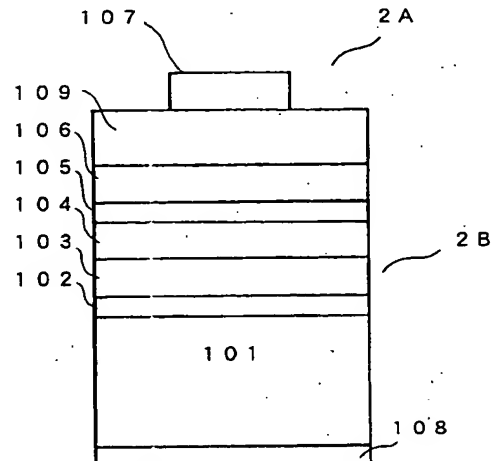
(54) 【発明の名称】 III族窒化物半導体発光素子、その製造方法およびLED

(57) 【要約】 (修正有)

【課題】抵抗が十分に低く且つ簡単に形成できる新たなP形半導体を上部障壁層に用い、 V_f や V_{th} が充分下がったIII族窒化物半導体発光素子を安価に提供する。

【解決手段】結晶基板101上に、n形のIII族窒化物半導体からなる下部障壁層104とIII族窒化物半導体からなる発光層105とP形の上部障壁層106とを順次積層したPn接合型ダブルヘテロ構造の発光部を有するIII族窒化物半導体発光素子において、上部障壁層を、P形のリン化素(BP)系半導体とする。特に非晶質のリン化素系半導体とする。

【選択図】図4



【特許請求の範囲】

【請求項1】

結晶基板と、該結晶基板上に順次設けられた、 n 形のIII族窒化物半導体からなる下部障壁層とIII族窒化物半導体からなる発光層とP形の上部障壁層とから構成されるPn接合型ダブルヘテロ構造の発光部とを備えたIII族窒化物半導体発光素子に於いて、上部障壁層が、素(B)とリン(P)とを構成元素として含むP形のリン化素(BP)系半導体からなることを特徴とするIII族窒化物半導体発光素子。

【請求項2】

上部障壁層が、不純物を故意に添加していないアンドープ(undoped)のP形のリン化素系半導体からなることを特徴とする請求項1に記載のIII族窒化物半導体発光素子。 10

【請求項3】

上部障壁層が、非晶質のP形のリン化素系半導体からなることを特徴とする請求項1または2に記載のIII族窒化物発光素子。

【請求項4】

上部障壁層が、P形のリン化素からなることを特徴とする請求項3に記載のIII族窒化物半導体発光素子。

【請求項5】

上部障壁層上に、P形のリン化素系半導体からなるオーミックコンタクト層が設けられていることを特徴とする請求項1乃至4の何れか1項に記載のIII族窒化物半導体発光素子。 20

【請求項6】

オーミックコンタクト層が、非晶質のP形リン化素系半導体からなることを特徴とする請求項5に記載のIII族窒化物半導体素子。

【請求項7】

請求項1乃至6の何れか1項に記載のIII族窒化物半導体素子からなるLED。

【請求項8】

結晶基板上に、 n 形のIII族窒化物半導体からなる下部障壁層とIII族窒化物半導体からなる発光層とP形の上部障壁層とを順次積層し、Pn接合型ダブルヘテロ構造の発光部を形成するIII族窒化物半導体発光素子の製造方法に於いて、上部障壁層が素とリンとを構成元素として含むP形のリン化素系半導体からなり、有機金属熱分解(MOCVD)法により、結晶基板温度を1000～1200℃とし、V/III比率を150未満として、該上部障壁層を形成することを特徴とするIII族窒化物半導体発光素子の製造方法。 30

【請求項9】

上部障壁層が、非晶質のP形のリン化素系半導体からなり、V/III比率を50未満として該上部障壁層を形成することを特徴とする請求項8に記載のIII族窒化物半導体発光素子の製造方法。

【請求項10】

上部障壁層が、P形のリン化素からなることを特徴とする請求項9に記載のIII族窒化物半導体発光素子の製造方法。 40

【請求項11】

上部障壁層上に、非晶質のP形のリン化素系半導体からなるオーミックコンタクト層を、MOCVD法によりV/III比率を50未満として形成することを特徴とする請求項8乃至10の何れか1項に記載のIII族窒化物半導体発光素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体発光素子に係り、特にリン化素系半導体をダブルヘテロ構造の発光部の障壁層に用いて電気特性を改良したIII族窒化物半導体発光素子に関する。 50

【0002】

【従来の技術】

従来より、青色帯或いは緑色帯などの比較的短波長の可視光を発する半導体発光素子、例えば発光ダイオード（LED）は、窒化ガリウム（GaN）等のⅢ族窒化物半導体を発光部の材料に用いて構成されている。Ⅲ族窒化物半導体は、一般式 $Al_\alpha Ga_\beta In_{1-\alpha-\beta} N_{1-\delta} V_\delta$ （ $0 \leq \alpha \leq 1$ 、 $0 \leq \beta \leq 1$ 、 $0 \leq \alpha + \beta \leq 1$ 、 $0 \leq \delta < 1$ 、記号Vは窒素（N）以外の第Ⅴ族元素を表す）で表される。半導体発光素子の発光部の構成から観るに、発光部は、高強度の発光を得るために発光層を両側から障壁層で挟んだダブルヘテロ（Double Hetero: DH）接合構造とするのがもっぱりである。発光部とは、障壁（クラッド）層と発光層とを含む、半導体発光素子の発光を担う機能部位である。

10

【0003】

従来のⅢ族窒化物半導体を発光部に用いたLEDにあって、Pn接合型DH接合構造の発光部をなす下部障壁層は、一般にn形のⅢ族窒化物半導体から構成されている。例えば、n形の窒化ガリウムから構成されている。また発光層は、n形の窒化ガリウム・インジウム（ $Ga_x In_{1-x} N$ ： $0 \leq X \leq 1$ ）等のインジウム（In）を含むⅢ族窒化物半導体から構成されている。また、発光層を挟んで下部障壁層に対向して設けられている上部障壁層は、P形の窒化アルミニウム・ガリウム（ $Al_x Ga_{1-x} N$ ： $0 \leq X \leq 1$ ）等から構成されている。さらに基板としてサファイアが通常用いられるため、n形下部障壁層の表面にはn形オーミック電極が配置され、また、P形上部障壁層の表面には、P形のオーミック電極が配置されて、LEDが構成されている。

20

【0004】

【発明が解決しようとする課題】

しかしながら、P形上部障壁層に用いられるP形窒化アルミニウム・ガリウム（ $Al_x Ga_{1-x} N$ ： $0 \leq X \leq 1$ ）は電気抵抗が高いため、Ⅲ族窒化物半導体発光素子にあって、LEDの順方向電圧（所謂、 V_f ）を低くする、或いはレーザダイオード（LD）の値電圧（所謂、 V_{th} ）を低減させることが困難となっていた。また、P形上部障壁層を構成するに適する低抵抗のP形窒化アルミニウム・ガリウム層を得るには、Ⅲ族の不純物を故意に添加（doping）して該半導体層を気相成長させた後に、更に、熱処理或いは電子線照射を施すことが必要であり、半導体素子の作製が煩雑となっていた。

30

【0005】

そのため、 V_f や V_{th} が充分低いⅢ族窒化物半導体発光素子を安価に提供するためには、P形オーミック電極を配置するP形上部障壁層或いはオーミックコンタクト層を、抵抗が十分に低く且つ簡便に形成できるP形半導体層から構成する必要がある。本発明は、Ⅲ族窒化物半導体を発光部に用いた半導体発光素子において、従来のP形上部障壁層に用いられるP形窒化アルミニウム・ガリウムの代わりに、抵抗が十分に低く且つ簡便に形成できる新たなP形半導体を上部障壁層に用い、 V_f や V_{th} が充分下がったⅢ族窒化物半導体発光素子を安価に提供することを目的とする。

【0006】

【課題を解決するための手段】

40

即ち、本発明は、

（１）結晶基板と、該結晶基板上に順次設けられた、n形のⅢ族窒化物半導体からなる下部障壁層とⅢ族窒化物半導体からなる発光層とP形上部障壁層とから構成されるPn接合型ダブルヘテロ構造の発光部とを備えたⅢ族窒化物半導体発光素子に於いて、上部障壁層が、素（B）とリン（P）とを構成元素として含むP形のリン化素（BP）系半導体からなることを特徴とするⅢ族窒化物半導体発光素子。

（２）上部障壁層が、不純物を故意に添加していないアンドープ（undoped）のP形のリン化素系半導体からなることを特徴とする上記（１）に記載のⅢ族窒化物半導体発光素子。

（３）上部障壁層が、非晶質のP形のリン化素系半導体からなることを特徴とする上記

50

(1) または (2) に記載の III 族窒化物発光素子。

(4) 上部障壁層が、P 形のリン化 素からなることを特徴とする上記 (3) に記載の III 族窒化物半導体発光素子。

(5) 上部障壁層上に、P 形のリン化 素系半導体からなるオーミックコンタクト層が設けられていることを特徴とする上記 (1) 乃至 (4) の何れか 1 項に記載の III 族窒化物半導体発光素子。

(6) オーミックコンタクト層が、非晶質の P 形リン化 素系半導体からなることを特徴とする上記 (5) に記載の III 族窒化物半導体素子。

(7) 上記 (1) 乃至 (6) の何れか 1 項に記載の III 族窒化物半導体素子からなる LED。

(8) 結晶基板上に、n 形の III 族窒化物半導体からなる下部障壁層と III 族窒化物半導体からなる発光層と P 形の上部障壁層とを順次積層し、Pn 接合型ダブルヘテロ構造の発光部を形成する III 族窒化物半導体発光素子の製造方法に於いて、上部障壁層が素とリンとを構成元素として含む P 形のリン化 素系半導体からなり、有機金属熱分解 (MOCVD) 法により、結晶基板温度を $1000 \sim 1200^\circ\text{C}$ とし V/III 比率を 150 未満として、該上部障壁層を形成することを特徴とする III 族窒化物半導体発光素子の製造方法。

(9) 上部障壁層が、非晶質の P 形のリン化 素系半導体からなり、V/III 比率を 50 未満として該上部障壁層を形成することを特徴とする上記 (8) に記載の III 族窒化物半導体発光素子の製造方法。

(10) 上部障壁層が、P 形のリン化 素からなることを特徴とする上記 (8) または (9) に記載の III 族窒化物半導体発光素子の製造方法。

(11) 上部障壁層上に、非晶質の P 形のリン化 素系半導体からなるオーミックコンタクト層を、MOCVD 法により V/III 比率を 50 未満として形成することを特徴とする上記 (8) 乃至 (10) の何れか 1 項に記載の III 族窒化物半導体発光素子の製造方法。

である。

【0007】

【発明の実施の形態】

本発明の第 1 の実施形態として、上部障壁層を、素 (B) とリン (P) とを構成元素として含む $B_\alpha A_\beta Ga_\gamma In_{1-\alpha-\beta-\gamma} P_{1-\delta} As_\delta$ ($0 < \alpha \leq 1$, $0 \leq \beta < 1$, $0 \leq \gamma < 1$, $0 < \alpha + \beta + \gamma \leq 1$, $0 \leq \delta < 1$) や $B_\alpha A_\beta Ga_\gamma In_{1-\alpha-\beta-\gamma} P_{1-\delta} N_\delta$ ($0 < \alpha \leq 1$, $0 \leq \beta < 1$, $0 \leq \gamma < 1$, $0 < \alpha + \beta + \gamma \leq 1$, $0 \leq \delta < 1$) 等のリン化 素系半導体から構成する例を挙げられる。P 形のリン化 素系半導体層は、三塩化 素 (BCl_3) や三塩化リン (PCl_3) 等を原料とするハロゲン法、ジボラン (B_2H_6) 及びホスフィン (PH_3) 等を原料とするハイドライド (*hydride*) 法、またはトリエチル 素 ($(C_2H_5)_3B$) 等を原料とする有機金属熱分解 (MOCVD) 法等の気相成長手段に依り気相成長できる。これらの手段に依りリン化 素系半導体層を気相成長させるに際し、II 族または両性不純物として働く IV 族不純物を故意に添加 (*doping*) すれば、P 形のリン化 素系半導体層が得られる。また、イオン注入手段に依り、P 形不純物を注入しても得られる。代表的なリン化 素系半導体である単量体リン化 素 (BP) では、マグネシウム (Mg) よりも 素との化合性が少ない亜鉛 (Zn) やベリリウム (Be) が P 形不純物として適する。

【0008】

P 形上部障壁層をなすリン化 素系半導体層のキャリア (正孔) 濃度は大凡、 $5 \times 10^{17} \text{ cm}^{-3}$ 以上で $5 \times 10^{19} \text{ cm}^{-3}$ 以下の範囲内とするのが好適である。 $5 \times 10^{17} \text{ cm}^{-3}$ 未満の低い正孔濃度のリン化 素系半導体層からは、 V_f 或いは V_{tk} を低減するに充分に貢献できる P 形上部障壁層を構成し難い。リン化 素系半導体層の正孔濃度は、気相成長時またはイオン注入時に添加または注入する P 形不純物の量を制御して調整する。P 形不純物の添加量を増量すれば正孔濃度は増加する。即ち、低抵抗となる傾向に

10

20

30

40

50

はある。しかし、 $5 \times 10^{19} \text{ cm}^{-3}$ を超える正孔濃度を得るために過剰にP形不純物を添加すると、逆にリン化素系半導体層の結晶が劣化し高抵抗となるため、本発明に係わるP形上部障壁層或いはP形オーミックコンタクト層を構成するための好材料とは成り難い。キャリア濃度は通常のホール(Hall)効果測定等により測定できる。

【0009】

特に単量体のリン化素(BP)にあっては、P形或いは両性不純物を故意に添加せず(undoped)とも、上記の好適な正孔濃度の低抵抗のP形半導体層を得ることができる。従って、従来のIII族窒化物半導体の場合とは相違し、添加されたP形不純物を電氣的に活性化させるための熱処理等の後工程が不要である。このためリン化素は、P形上部障壁層を簡便に構成するに好都合な材料となる。アンドーフのP形リン化素層を例えば、ハイドライド法やMOCVD法に依る気相成長手段で形成するには、結晶基板の温度を約1000~1200℃とするのが適する。1200℃を超える高温は、 Bi_3P_2 等の多量体のリン化素(J. Am. Ceramic Soc., 47(1)(1964)、44~46頁参照)が帰結され易くなるため不都合である。トリエチル素($(\text{C}_2\text{H}_5)_3\text{B}$)とホスフィン(PH_3)とを原料とするMOCVD手段にあっては、気相成長時のIII族元素の原料供給量(単位は、例えばモル/分で表わされる。)に対するV族元素の原料供給量(単位は、例えばモル/分で表わされる。)の比率、いわゆるV/III比率(= $\text{PH}_3 / (\text{C}_2\text{H}_5)_3\text{B}$ 供給比率)を約150未満の低比率に設定すると、P形のリン化素層を安定して形成できる。本発明の第2の実施形態の好例として、温度1050℃に於いて、 $\text{PH}_3 / (\text{C}_2\text{H}_5)_3\text{B}$ 供給比率を約120として、MOCVD手段により形成したアンドーフでP形のリン化素層から、P形の上部障壁層を構成する例を挙げられる。

10

20

【0010】

本発明の第3の実施形態では、非晶質(amorphous)のリン化素系半導体層からP形上部障壁層を構成する。例えば、非晶質のリン化素・ガリウム($\text{B}_\alpha\text{Ga}_\gamma\text{P}$: $0 < \alpha \leq 1$, $0 \leq \gamma < 1$, $\alpha + \gamma = 1$)、或いは窒化リン化素($\text{BP}_{1-\delta}\text{N}_\delta$: $0 \leq \delta < 1$)等の混晶からなる非晶質層から構成する。非晶質のリン化素系半導体層は、表面の平坦性に特に優れているため、表面を平坦とするP形上部障壁層を構成するに効果を奏する。平坦な表面のP形上部障壁層上には、密着性に優れる故に低接触抵抗のP形オーミック電極を形成出来得て、これまた利便となる。例えば、非晶質のP形リン化素層は、上記のMOCVD手段では、V/III比率(= $\text{PH}_3 / (\text{C}_2\text{H}_5)_3\text{B}$ 供給比率)を約50未満の低比率に設定することによって形成できる。V/III比率は、素を富裕とする成長環境下での球状の素結晶の発生に因る非晶質層の表面の非平坦化を防止するため、最低でも0.2以上とするのが望ましい。電子線回折法或いはX線回折法を利用すれば、非晶質であるか否か判別できる。

30

【0011】

P形上部障壁層上に、更に高い正孔濃度のP形半導体層をオーミックコンタクト層として設ければ、 V_f 或いは V_{th} の低減に効果を奏するP形オーミック電極を形成するに貢献できる。上記の如く、リン化素系半導体にあっては、特別の後工程を要せずに簡易にP形の低抵抗層を形成できる。従って、従来のIII族窒化物半導体材料に代替して、P形のリン化素系半導体層からオーミックコンタクト層を構成することとすれば、 V_f 或いは V_{th} の低減された発光素子を提供できる。特に、上部障壁層側から発光を取出す方式のLEDにあって、オーミックコンタクト層は上部障壁層共々、発光波長に対応するよりも大きな禁止帯幅のリン化素系半導体から構成するのが好ましい。リン化素系半導体へのP形オーミック電極は、例えば、金・亜鉛(Au・Zn)合金、金・ベリリウム(Au・Be)合金から形成できる。本発明の第4の実施形態の一例として、アンドーフでP形のリン化素からなる上部障壁層に接合させて、アンドーフでP形のリン化素からなるオーミックコンタクト層を設ける場合を挙げられる。オーミックコンタクト層は、正孔濃度を約 $5 \times 10^{18} \text{ cm}^{-3}$ ~ $5 \times 10^{19} \text{ cm}^{-3}$ とする低抵抗のリン化素系半導体層から構成するのが望ましく、また層厚は約100nm以上~約1000nmとするの

40

50

が望ましい。

【0012】

オーミックコンタクト層を非晶質のリン化 素系半導体層から構成することとすると、上部障壁層への歪みの導入を抑制できる。従って、歪みに誘引されるP形上部障壁層の結晶的な変質を防止できる。またオーミックコンタクト層を非晶質のリン化 素系半導体層から構成すると、オーミックコンタクト層上に設けられたP形オーミック電極の台座(Pad)電極への結線時に於ける機械的圧力がP形上部障壁層へ伝搬するのを緩和できる。従って、P形上部障壁層を機械的圧力に因る破壊から防護できる。非晶質のリン化 素層を、例えば、トリエチル 素($(C_2H_5)_3B$)とホスフィン(PH_3)とを原料とするMOCVD手段で気相成長させるには、V/I I I比率($=PH_3 / (C_2H_5)_3B$ 供給比率)を0.2以上で50以下とするのが適する。得られたリン化 素層の結晶形態は、例えば、一般的なX線回折法または電子線回折法等の結晶解析技法から知ることができ

10

【0013】

【実施例】

(第1実施例)

非晶質のリン化 素からなるP形上部障壁層を備えた積層構造体を利用して、I I I族窒化物半導体発光ダイオード(LED)を構成する場合を例にして、本発明の内容を具体的に説明する。図1に本第1実施例に係るLED1Aの平面模式図を示す。また、図1に示した破線X-X'に沿ったLED1Aの断面構造を図2に模式的に示す

20

【0014】

LED1A用途の積層構造体1Bは、リン(P)ドーパでn形の(111)面を有するSi単結晶を結晶基板101として用いた。Si単結晶基板101上には、 素とリンとを含む非晶質の低温緩衝層102を形成した。低温緩衝層102は、トリエチル 素($(C_2H_5)_3B$)とホスフィン(PH_3)を原料として350℃で気相成長させた。低温緩衝層102の気相成長時に於ける $PH_3 / (C_2H_5)_3B$ 供給比率は約40に設定した。一般の透過型電子顕微鏡(TEM)を利用した測定から、低温緩衝層102の層厚は約20nmと計測された。電子線回折パターンには回折斑点(Spot)は現れず、ハロー(halo)であった。

30

【0015】

次に、 PH_3 を含む水素(H_2)気流中でSi単結晶基板101を950℃に昇温して、低温緩衝層102上に単量体のリン化 素からなる高温緩衝層103を堆積した。高温緩衝層103は、低温緩衝層102と同じく、 $(C_2H_5)_3B / PH_3 / H_2$ 系常圧MOCVD手段に依り気相成長させた。高温緩衝層103をなすアンドーフでn形のリン化 素層のキャリア濃度は約 $1 \times 10^{18} \text{ cm}^{-3}$ であり、層厚は約100nmとした。

【0016】

高温緩衝層103上には、トリメチルガリウム($(CH_3)_3Ga$) / アンモニア(NH_3) / 窒素(N_2)系常圧MOCVD手段に依り、1050℃で珪素(Si)ドーパでn形の窒化ガリウム(GaN)からなる下部障壁層104を積層した。下部障壁層104のキャリア濃度は約 $3 \times 10^{18} \text{ cm}^{-3}$ であり、層厚は約100nmとした。下部障壁層104上には、 $(CH_3)_3Ga$ / トリメチルインジウム($(CH_3)_3In$) / NH_3 / N_2 系常圧MOCVD手段に依り、850℃でSiドーパでn形の窒化ガリウム・インジウム混晶($Ga_{0.9}In_{0.1}N$)からなる発光層105を接合させて設けた。発光層105の層厚は約50nmとした。

40

【0017】

次に1025℃に於いて、上記の $(C_2H_5)_3B / PH_3 / H_2$ 系常圧MOCVD手段に依り、P形上部障壁層106をなすアンドーフでP形のリン化 素層を、発光層105に接合させて設けた。 $PH_3 / (C_2H_5)_3B$ 供給比率は約16に設定した。図3にP形上部障壁層106をなすリン化 素層のX線回折図形を示す。図3には、基板101のSi単結晶は見られるものの、リン化 素単結晶に由来する回折ピークは認められず、従

50

って非晶質であると判定された。上部障壁層106のキャリア濃度は約 $2 \times 10^{19} \text{ cm}^{-3}$ であり、層厚は約100nmとした。P形上部障壁層106の表面は鏡面と視認され、一般の原子間力顕微鏡で測定したP形上部障壁層106の表面での最大の高低差は約2nmであった。n形下部障壁層104、n形発光層105、及びP形上部障壁層106の積層構造からPn接合型ダブルヘテロ構造の発光部を構成した。

【0018】

積層構造体1Bの表層をなす、非晶質のP形上部障壁層106の中央部には、同層106に接触する側を金・亜鉛(Au・Zn)合金膜とするAu・Zn/Ni/Auの3層重層構造のP形オーミック電極107を設けた。結線用の台座(Pad)電極を兼ねるP形電極107は、直径を約120 μm とする円形の電極とした。また、n形Si単結晶基板101の裏面の略全面には、アルミニウム(Al)のn形オーミック電極108を配置してLED1Aを構成した。

10

【0019】

P形オーミック電極107とn形オーミック電極108を介して順方向に20ミリアンペア(mA)の動作電流を通流して、LED1Aを発光させた。得られた発光は青紫帯光であり、その中心波長は約440nmであった。上部障壁層106を非晶質のリン化素層から構成したため、発光層105にボンディング(結線)時の機械的圧力による亀裂(crack)の発生は認められず、発光部の上部平面の全面から略均等な強度の発光がもたらされた。一般的な積分球を利用して測定されるチップ(chip)状態での輝度は6ミリアンデラ(mcd)となり、高発光強度のLED1Aが提供された。また、上部障壁層106を非晶質のP形リン化素層から構成したため、n形発光層105との間で接合界面を平坦とするPn接合部を構成できた。その結果、順方向電圧(V_F :但し順方向電流を20mAとした場合)を約3.2Vとし、逆方向電圧(V_R :但し逆方向電流を10 μA の場合)を5V以上とする良好な整流特性を有するIII族窒化物半導体系LEDが提供されることとなった。

20

【0020】

(第2実施例)

本第2実施例では、非晶質のリン化素からなるP形オーミックコンタクト層を備えた積層構造体を用いて、III族窒化物半導体系LEDを構成する場合を例にして、本発明の内容を具体的に説明する。図4に本第2実施例に係わるLED2Aの断面模式図を示す。図4のLEDで、図1及び図2に示したLEDと同一の構成要素については同一の符号を付してある。

30

【0021】

上記の第1実施例と同様にして、n形Si単結晶基板101上に低温緩衝層102、高温緩衝層103、n形下部障壁層104、n形発光層105、及びP形上部障壁層106を形成した。本第2実施例では、さらにP形上部障壁層106上に非晶質のリン化素からなるオーミックコンタクト層109を設けた。オーミックコンタクト層109をなすアンドープP形のリン化素層は、1000℃で $(\text{C}_2\text{H}_5)_3\text{B}/\text{PH}_3/\text{H}_2$ 系常圧MOCVD手段に依り、 $\text{PH}_3/(\text{C}_2\text{H}_5)_3\text{B}$ 供給比率を約10に設定して設けた。オーミックコンタクト層109のキャリア濃度は約 $1 \times 10^{19} \text{ cm}^{-3}$ であり、層厚は約150nmとした。

40

【0022】

積層構造体2Bの表層をなす、非晶質のP形オーミックコンタクト層109の中央部には、同層109に接触する側をAu・Zn合金膜とするAu・Zn/Ni/Auの3層重層構造のP形オーミック電極107を設けた。結線用の台座電極を兼ねるP形電極107は、直径を約130 μm とする円形の電極とした。またn形Si単結晶基板101の裏面には、Alのn形オーミック電極108を配置した。

【0023】

P形オーミック電極107とn形オーミック電極108を介して、LED2Aに順方向に20mAの動作電流を通流して発光させた。得られた発光は青紫帯光であり、その中心波

50

長は約440nmであった。P形オーミックコンタクト層109を非晶質のリン化素層から構成したため、上部障壁層106及び発光層105にボンディング（結線）時の機械的圧力による亀裂の発生は認められず、発光部の上部平面の全面から略均等な強度の発光がもたらされた。一般的な積分球を利用して測定されるチップ状態での輝度は9mcdとなり、高発光強度のLED2Aが提供された。また、上部障壁層106上に高いキャリア濃度のオーミックコンタクト層109を設けたことに依り、順方向電圧（ V_f ：但し順方向電流を20mAとした場合）は、第1実施例に記載のLED1Aよりも更に低い約3.0Vに低減された。また、上部障壁層106を非晶質のP形リン化素層から構成したため、n形発光層105との間で接合界面を平坦とするPn接合部を構成でき、逆方向電圧（ V_r ：但し逆方向電流を10 μ Aの場合）は5V以上と高耐圧となった。

10

【0024】

【発明の効果】

結晶基板上に設けられたIII族窒化物半導体からなるn形下部障壁層と、下部障壁層上に設けられたIII族窒化物半導体からなる発光層と、発光層上に設けられたP形上部障壁層とからなるPn接合型ダブルヘテロ接合構造の発光部を備えたIII族窒化物半導体発光素子に於いて、本発明では、P形上部障壁層を素とリンとを構成元素として含むP形のリン化素系半導体から構成することとしたので、低抵抗化のための煩雑な付帯工程を必要とせず、低抵抗のP形上部障壁層を形成できる。さらにP形上部障壁層を非晶質のリン化素から構成すると、発光層とP形上部障壁層と接合界面を平坦とするPn接合発光部を構成できるため、順方向電圧の低いIII族窒化物半導体発光素子を簡便に提供できる。

20

【0025】

また、P形上部障壁層を非晶質のリン化素系半導体層、特に非晶質のリン化素層から構成することとしたので、台座電極への結線により生じる機械的圧力を吸収するに効果が奏され、発光層の損傷を回避できる。そのため、発光部の上部平面から略均等な強度の発光が放射される高強度のIII族窒化物半導体発光素子を提供できる。

【0026】

また、非晶質のリン化素系半導体層からなるP形上部障壁層上に設けるオーミックコンタクト層を、非晶質のP形リン化素系半導体層から構成することとしたので、低抵抗化のための煩雑な付帯工程を必要とせず、低抵抗のP形オーミックコンタクト層を形成できる。また非晶質のP形リン化素系半導体層からなるオーミックコンタクト層は、台座電極への結線の際の機械的圧力を吸収するに効果が奏されるため、P形上部障壁層及び発光層の損傷を回避でき、順方向電圧が低く、且つ高発光強度のIII族窒化物半導体発光素子を提供できる。

30

【図面の簡単な説明】

【図1】第1実施例に係るLEDの平面模式図である。

【図2】図1に示すLEDの破線X-X'に沿った断面模式図である。

【図3】P形上部障壁層をなすリン化素層のX線回折図形である。

【図4】第2実施例に係るLEDの断面模式図である。

40

【符号の説明】

1A、2A LED

1B、2B 積層構造体

101 結晶基板

102 低温緩衝層

103 高温緩衝層

104 n形下部障壁層

105 発光層

106 P形上部障壁層

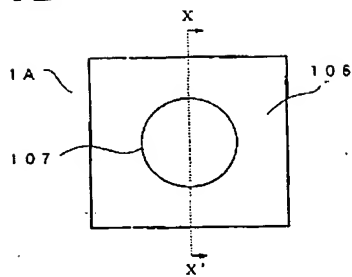
107 P形オーミック電極

108 n形オーミック電極

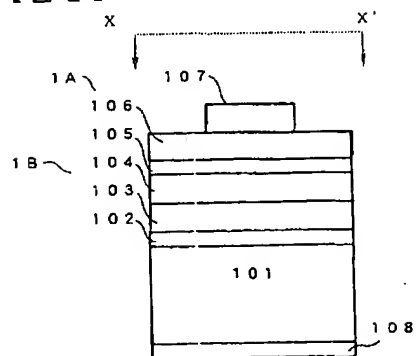
50

109 P形オーミックコンタクト層

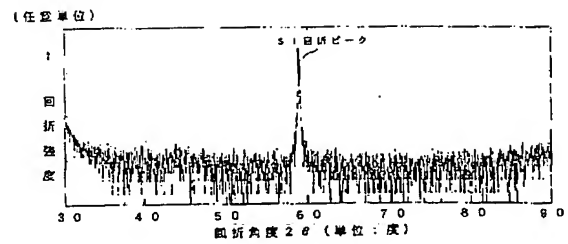
【図1】



【図2】



【図3】



【図4】

